

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005年6月9日 (09.06.2005)

PCT

(10) 国際公開番号
WO 2005/053034 A1

(51) 国際特許分類⁷:

H01L 29/78

(21) 国際出願番号:

PCT/JP2004/017425

(22) 国際出願日: 2004年11月24日 (24.11.2004)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願 2003-393320

2003年11月25日 (25.11.2003) JP

(71) 出願人(米国を除く全ての指定国について): 松下電器産業株式会社 (MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD.) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 内田正雄 (UCHIDA, Masao). 北畠真 (KITABATAKE, Makoto). 楠本修 (KUSUMOTO, Osamu). 山下賢哉 (YAMASHITA, Kenya). 高橋邦方 (TAKAHASHI, Kunimasa). 宮永良子 (MIYANAGA, Ryoko).

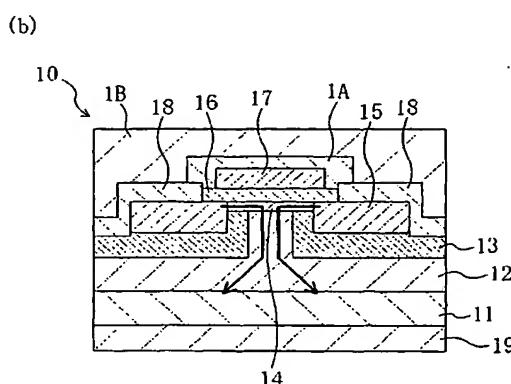
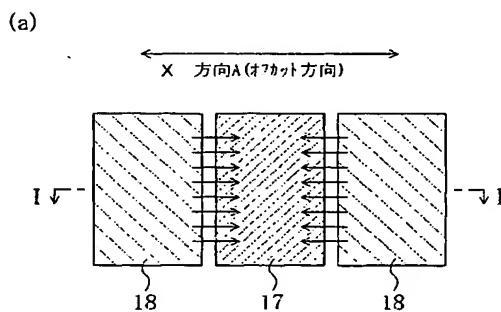
(74) 代理人: 前田弘, 外 (MAEDA, Hiroshi et al.); 〒5410053 大阪府大阪市中央区本町2丁目5番7号 大阪丸紅ビル Osaka (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG,

(続葉有)

(54) Title: SEMICONDUCTOR ELEMENT

(54) 発明の名称: 半導体素子



X...DIRECTION A (OFF-CUT DIRECTION)

(57) Abstract: In a semiconductor element, an n-type silicon carbide layer arranged on a silicon carbide substrate has an upper surface off-cut in the <11-20> direction from the (0001) surface. A gate electrode and a source electrode are arranged so that current flowing in the off-cut direction is dominant in the channel region. After forming a gate insulation film, thermal treatment is performed in an atmosphere containing an element of group V. By this, the interface state density is lowered at the interface between the silicon carbide layer and the gate insulation film and accordingly, the electron movement is increased in the off-cut direction A as compared to the direction vertical to the off-cut direction A.

(57) 要約: 本発明の半導体素子では、炭化珪素基板の上に設けられたn型の炭化珪素層は、(0001)面から<11-20>方向にオフカットされた上面を有している。そして、チャネル領域において、オフカット方向に沿って流れる電流が支配的となるようにゲート電極やソース電極が配置されている。本発明では、ゲート絶縁膜を形成した後に、V族元素を含む雰囲気下で熱処理を行う。これにより、炭化珪素層とゲート絶縁膜の界面において界面準位密度が低下するため、オフカット方向Aに垂直な方向よりもオフカット方向Aのほうが電子移動度が高くなる。